

超小型、低功耗 1KSPS、16 位 ADC

1 特性

- 宽电源电压：2.7V 至 5.5V
- 低功耗：150 μ A（连续转换模式）
- 可编程数据传输速率：6.25SPS 至 1KSPS
- 单周期稳定
- 内部低漂移电压基准
- 内部振荡器
- I2C 接口：四个引脚可选地址
- 四个单端输入或两个差分输入
- 可编程比较器
- 工作温度范围：-40°C 至 +125°C

2 应用

- 便携式仪表
- 电池电压和电流监控
- 温度测量系统
- 消费类电子产品
- 工厂自动化和过程控制

3 概述

GD30AD3340 器件是兼容 I2C 的 16 位高精度低功耗模数转换器 (ADC)，采用小型 MSOP-10 封装。GD30AD3340 器件集成了低漂移电压基准和振荡器。GD30AD3340 还包括可编程增益放大器 (PGA) 和数字比较器。这些特性加以较宽的工作电源电压范围使得 GD30AD3340 非常适合功耗受限和空间受限的传感器测量应用。

GD30AD3340 可在数据速率高达每秒 1000 个样本 (SPS) 的情况下执行转换。PGA 可提供从 ± 64 mV 到 ± 6.144 V 的输入范围，从而实现精准的大小信号测量。GD30AD3340 具有一个输入多路复用器 (MUX)，可实现两对差分输入测量或四个单端输入测量。在 GD30AD3340 中可使用数字比较器进行欠压和过压检测。

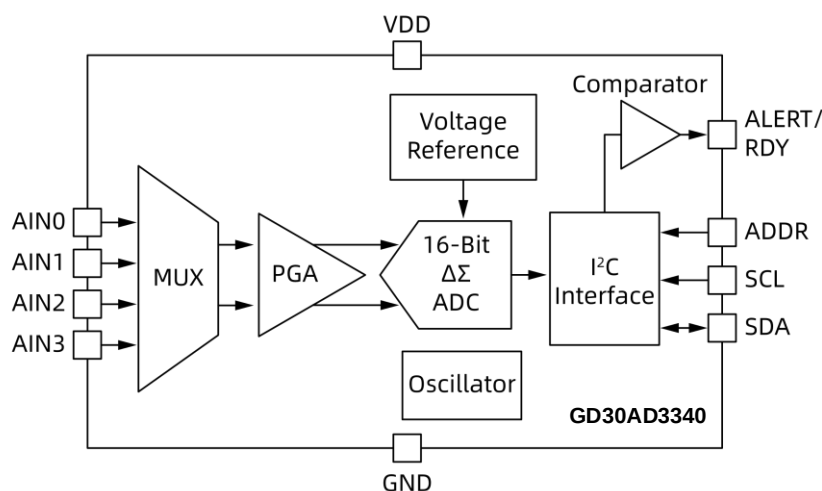
GD30AD3340 既可在连续转换模式下工作，也可在单冲模式下工作。在单冲模式下，这些器件可在一次转换后自动断电；因此显著降低了空闲期间的功耗。

产品信息¹

料号	封装类型	尺寸
GD30AD3340	MSOP-10	3.00mm x 3.00mm

1. 封装详细内容请查看[封装信息](#)章节。

简化框图

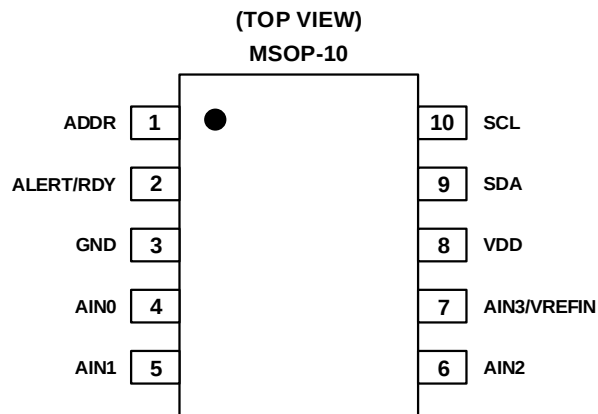


目录

1	特性	1
2	应用	1
3	概述	1
目录		2
4	引脚配置及功能描述	3
4.1	引脚分配	3
4.2	引脚描述	3
5	参数信息	4
5.1	绝对最大额定值	4
5.2	推荐工作条件	4
5.3	ESD 性能	4
5.4	热阻	4
5.5	技术规格	5
5.6	I2C 时序规格	6
6	参数测量信息	8
6.1	噪声性能	8
7	详细说明	9
7.1	模块框图	9
7.2	工作原理	9
7.3	特性描述	9
7.4	功能模式	13
7.5	编程	13
7.6	寄存器映射	18
8	应用与实现	22
8.1	I2C 基本连接	22
8.2	单端输入	22
8.3	输入保护	23
8.4	未使用的输入和输出	23
8.5	连接多个器件	23
9	电源建议	25
9.1	供电时序	25
9.2	电源去耦	25
10	布局	26
10.1	布局指南	26
10.2	布局示例	27
11	封装信息	28
11.1	封装尺寸	28
12	订购指南	30
13	版本历史	31

4 引脚配置及功能描述

4.1 引脚分配



4.2 引脚描述

引脚		类型 ¹	描述
名称	编号		
ADDR	1	DI	I2C 从机地址选择。
ALERT/RDY	2	DO	数字比较器输出或转换完成，开漏输出。
GND	3	GND	地。
AIN0	4	AI	模拟输入 0。如果不使用，请悬空或连接到 VDD。
AIN1	5	AI	模拟输入 1。如果不使用，请悬空或连接到 VDD。
AIN2	6	AI	模拟输入 2。如果不使用，请悬空或连接到 VDD。
AIN3/VREFIN	7	AI	模拟输入 3 或参考输入。如果不使用，请悬空或连接到 VDD。
VDD	8	P	电源。将一个 100nF 电源去耦电容连接到 GND。
SDA	9	I/O	串行数据。传输和接收数据。
SCL	10	DI	串行时钟输入。在 SDA 上锁定数据。

1. P 表示电源，I/O 输入/输出，DI 表示数字输入，DO 表示数字输出，AI 表示模拟输入，GND 表示地。

5 参数信息

5.1 绝对最大额定值

$T_A = 25^{\circ}\text{C}$ ，除非另有说明¹。

符号	注释	最小	最大	单位
电源电压	VDD 至 GND	-0.3	7	V
模拟输入电压	AIN0, AIN1, AIN2, AIN3	GND - 0.3	VDD + 0.3	V
数字输入电压	SCL、SDA、ADDR、ALERT/RDY	GND - 0.3	VDD + 0.3	V
连续输入电流	除电源引脚外的任何引脚	-10	10	mA
T_A	工作环境温度	-40	125	$^{\circ}\text{C}$
T_J	工作结温度	-40	150	$^{\circ}\text{C}$
T_{stg}	存储温度	-60	150	$^{\circ}\text{C}$

- 超出绝对最大额定值所列的应力可能会对器件造成永久性损坏。这些仅是压力等级，这并不意味着设备在这些或超出推荐操作条件下指示的任何其他条件下的功能操作。长时间暴露在最大额定电压条件下可能会影响器件的可靠性。

5.2 推荐工作条件

$T_A = 25^{\circ}\text{C}$ ，除非另有说明。

符号	注释	最小	最大	单位
VDD	VDD 至 GND	2.7	5.5	V
$V_{(\text{AINP})}-V_{(\text{AINN})}^1$	满量程输入电压范围 ²	± 0.064	± 6.144	V
$V_{(\text{AINx})}^1$	模拟输入电压	GND	VDD	V
V_{DIG}	数字输入电压	GND	VDD	V
T_A	工作环境温度	-40	125	$^{\circ}\text{C}$

- AINP 和 AINN 表示选择的正负输入。AINx 表示四个可用模拟输入之一。
- 此参数表示 ADC 缩放的满量程输入电压范围。设备的模拟输入不能超过 $VDD + 0.3\text{V}$ 。

5.3 ESD 性能

符号	注释	值	单位
ESD静电放电	人体模型（HBM），符合 ANSI/ESDA/JEDEC JS-001-2017 ¹	± 2000	V
	充电设备模型（CDM），符合 ANSI/ESDA/JEDEC JS-002-2022 ²	± 500	

- JEDEC 文档 JEP155 指出，500-V HBM 允许使用标准 ESD 控制过程进行安全制造。
- JEDEC 文档 JEP157 指出，250-V CDM 允许使用标准 ESD 控制过程进行安全制造。

5.4 热阻

符号 ¹	注释	MSOP-10	单位
Θ_{JA}	结到环境热阻	182.7	$^{\circ}\text{C}/\text{W}$
$\Theta_{JC(\text{TOP})}$	结到壳（顶部）热阻	67.2	$^{\circ}\text{C}/\text{W}$
Θ_{JB}	结到电路板热阻	103.8	$^{\circ}\text{C}/\text{W}$

热阻（接上一页）

符号1	注释	MSOP-10	单位
Ψ_{JB}	结至电路板参数	102.1	°C/W
Ψ_{JT}	结至顶部参数	10.2	°C/W

1. 热阻特性参数数据基于热仿真结果，并符合 JEDEC 文档 JESD51-7。

5.5 技术规格

VDD = 3.3V，数据速率 = 6.25SPS，满量程输入电压范围(FSR) = $\pm 2.048V$ （除非另有说明）。最大和最小规格适用于 $T_A = -40^{\circ}C$ 至 $+125^{\circ}C$ 。典型规格为 $T_A = 25^{\circ}C$ 。

参数	测试条件/注释	最小值	典型值	最大值	单位
模拟输入阻抗			1		GΩ
系统性能					
分辨率（无丢码）		16			Bits
数据速率(DR)		6.25, 12.5, 25, 50, 100, 250, 500, 1000			SPS
数据速率变化	所有数据速率	-5		5	%
输出噪声		请参阅 噪声性能 部分			
积分非线性(INL)	DR = 6.25SPS, FSR = $\pm 2.048V_2$		10		ppm/FSR
失调误差	FSR = $\pm 2.048V$, 差分输入		± 0.1	± 2	LSB
	FSR = $\pm 2.048V$, 单端输入		± 0.25		
温度失调漂移	FSR = $\pm 2.048V$		0.005		LSB/°C
长期失调漂移	FSR = $\pm 2.048V$, $T_A = 125^{\circ}C$, 1000hrs		± 1		LSB
失调电源抑制	FSR = $\pm 2.048V$, 直流电源变化		1		LSB/V
失调通道匹配	任意两个输入之间的匹配		3		LSB
增益误差 ³	FSR = $\pm 2.048V$, $T_A = 25^{\circ}C$		0.1		%
增益随温度漂移 ³	FSR = $\pm 0.256V$		10		ppm/°C
	FSR = $\pm 2.048V$		10	40	ppm/°C
	FSR = $\pm 6.144V^1$		10		ppm/°C
长期增益漂移 ³	FSR = $\pm 2.048V$, $T_A = 125^{\circ}C$, 1000hrs		± 0.05		%
增益电源抑制			40		ppm/V
增益匹配 ³	任意两个增益之间的匹配		0.02	0.1	%
增益通道匹配	任意两个输入之间的匹配		0.05	0.1	%
共模抑制比(CMRR)	at DC, FSR = $\pm 0.256V$		105		dB
	at DC, FSR = $\pm 2.048V$		100		dB
	at DC, FSR = $\pm 6.144V^1$		90		dB
	$f_{CM} = 60Hz$, DR = 6.25SPS		105		dB
	$f_{CM} = 50Hz$, DR = 6.25SPS		105		dB
数字输入/输出					
高电平输入电压(V_{IH})		0.7VDD		VDD	V

技术规格（接上一页）

VDD = 3.3V，数据速率 = 6.25SPS，满量程输入电压范围(FSR) = $\pm 2.048V$ （除非另有说明）。最大和最小规格适用于 $T_A = -40^{\circ}C$ 至 $+125^{\circ}C$ 。典型规格为 $T_A = 25^{\circ}C$ 。

参数	测试条件/注释	最小值	典型值	最大值	单位
低电平输入电压(V_{LH})		GND		0.3VDD	V
低电平输出电压(V_{OL})	$I_{OL} = 3mA$	GND	0.15	0.4	V
输入漏电流	$GND < V_{DIG} < VDD$	-10		10	μA
电源					
电源电流(I_{VDD})	掉电模式, $T_A = 25^{\circ}C$		0.5	2	μA
	掉电模式			5	
	工作模式, $T_A = 25^{\circ}C$		150	200	
	工作模式			300	
功耗(P_D)	VDD = 5.0V		0.9		mW
	VDD = 3.3V		0.5		
	VDD = 2.7V		0.3		

1. 此参数表示 ADC 缩放的满量程范围。施加到模拟输入的电压不超过 VDD+0.3V。
2. 最佳拟合 INL；覆盖满量程的 99%。
3. 包括来自 PGA 和电压基准的所有错误。

5.6 I2C 时序规格

在工作环境温度范围内且 VDD=2.7V 至 5.5V（除非另有说明）。

		快速模式		高速模数		单位
		最小值	最大值	最小值	最大值	
f_{SCL}	SCL 时钟频率	0.01	0.4	0.01	3.4	MHz
t_{BUF}	START 和 STOP 条件之间的总线空闲时间	600		160		ns
t_{HDSTA}	重复启动条件后的保持时间。 在此周期之后，生成第一个时钟。	600		160		ns
t_{SUSTA}	重复启动条件的建立时间	600		160		ns
t_{SUSTO}	STOP 条件的建立时间	600		160		ns
t_{HDDAT}	数据保持时间	0		0		ns
t_{SUDAT}	数据建立时间	100		10		ns
t_{LOW}	SCL 时钟引脚的低电平周期	1300		160		ns
t_{HIGH}	SCL 时钟引脚的高电平周期	600		60		ns
t_F	SDA 和 SCL 信号的上升时间 ¹		300		160	ns
t_R	SDA 和 SCL 信号的下降时间 ¹		300		160	ns

1. 对于高速模式最大值，总线上的容性负载不得超过 400pF。

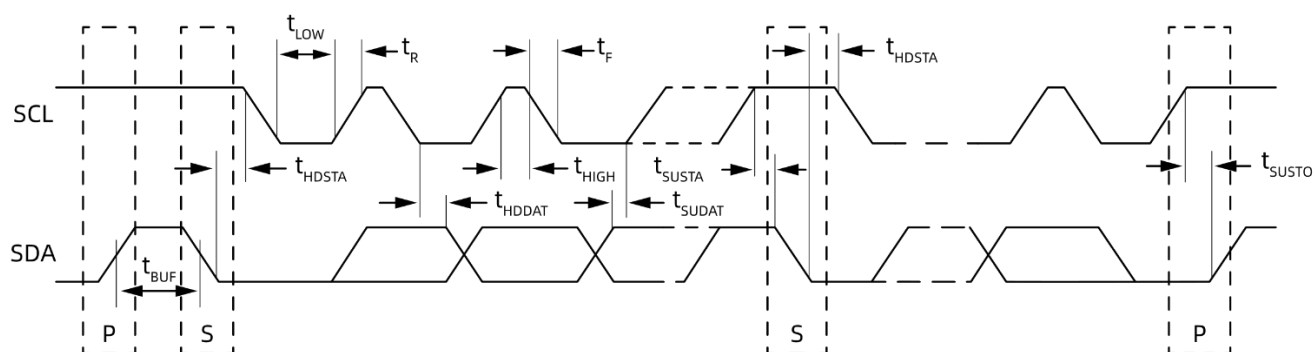


图 1. I2C 接口时序

6 参数测量信息

6.1 噪声性能

Δ - Σ 模数转换器(ADC)基于过采样原理。 Δ - Σ ADC 的输入信号以高频(调制器频率)进行采样,随后在数字域中进行滤波和抽取,以产生相应输出数据速率的转换结果。调制器频率与输出数据速率之间的比率称为过采样率(OSR)。通过增加 OSR,从而降低输出数据速率,可以优化 ADC 的噪声性能。换句话说,当降低输出数据速率时,输入参考噪声会下降,因为内部调制器的更多样本被平均以产生一个转换结果。增加增益还可以降低输入参考噪声,这在测量低电平信号时特别有用。

表 1 表 2 总结了 GD30AD3340 的噪声性能。数据代表 $T_A=25^{\circ}\text{C}$ 时的典型噪声性能,输入在外部短接在一起。表 1 显示了在所示条件下以 μVRMS 为单位的输入参考噪声。请注意, μVPP 值显示在括号中。表 2 显示了使用公式(1)从 μVRMS 值计算的有效分辨率。使用公式(2)从峰峰值噪声值计算的无噪声分辨率显示在括号中。

$$\text{有效分辨率} = \ln(\text{FSR} / V_{\text{RMS_Noise}}) / \ln 2 \quad (1)$$

$$\text{无噪声分辨率} = \ln(\text{FSR} / V_{\text{PP_Noise}}) / \ln 2 \quad (2)$$

表 1. VDD=3.3V 时以 $\mu\text{VRMS}(\mu\text{VPP})$ 为单位的噪声

数据速率 (SPS)	FSR (满量程范围 Full-Scale Range)						
	$\pm 6.144 \text{ V}$	$\pm 4.096 \text{ V}$	$\pm 2.048 \text{ V}$	$\pm 1.024 \text{ V}$	$\pm 0.512 \text{ V}$	$\pm 0.256 \text{ V}$	$\pm 0.064 \text{ V}$
6.25	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
12.5	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
25	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
50	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
100	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
250	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (1.95)
500	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (2.63)
1000	187.5 (187.5)	125 (125)	62.5 (62.5)	31.25 (31.25)	15.62 (15.62)	7.81 (7.81)	1.95 (3.77)

表 2. VDD=3.3V 时有效分辨率(无噪声分辨率)

数据速率 (SPS)	FSR (满量程范围 Full-Scale Range)						
	$\pm 6.144 \text{ V}$	$\pm 4.096 \text{ V}$	$\pm 2.048 \text{ V}$	$\pm 1.024 \text{ V}$	$\pm 0.512 \text{ V}$	$\pm 0.256 \text{ V}$	$\pm 0.064 \text{ V}$
6.25	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
12.5	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
25	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
50	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
100	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
250	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)
500	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.57)
1000	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (16)	16 (15.04)

7 详细说明

7.1 模块框图

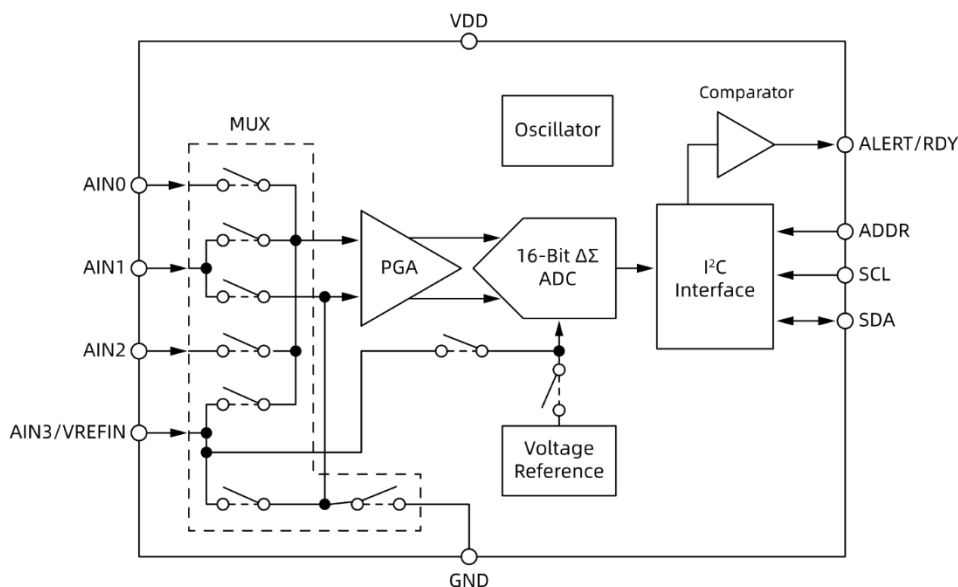


图 2. GD30AD3340 结构框图

7.2 工作原理

7.2.1 概述

GD30AD3340 是非常小的低功耗 16 位 Δ - Σ 模数转换器(ADC)。GD30AD3340 包含一个带有内部电压基准的 Δ - Σ ADC 内核、一个时钟振荡器和一个 I2C 接口。GD30AD3340 还集成了一个可编程增益放大器(PGA)和一个可编程数字比较器。图 2 显示了 GD30AD3340 的功能框图。

GD30AD3340 ADC 内核测量差分信号 V_{IN} ，即 $V(AINP)$ 和 $V(AINN)$ 之差。转换器内核由一个差分开关电容 Δ - Σ 调制器和一个数字滤波器构成。输入信号与内部参考电压进行比较。数字滤波器接收来自调制器的高速比特流，并输出与输入电压成比例的数据。

GD30AD3340 有两种可用的转换模式：单次模式和连续转换模式。在单次模式下，ADC 根据请求对输入信号执行一次转换，将转换值存储到内部转换寄存器，然后进入掉电状态。此模式旨在为仅需要定期转换或转换之间有较长空闲时间的系统提供显著的节能效果。在连续转换模式下，ADC 会在前一次转换完成后立即自动开始输入信号的转换。连续转换的速率等于编程的数据速率。可以随时读取数据，并实时反映完成的转换。

7.3 特性描述

7.3.1 多路复用器

GD30AD3340 包含一个输入多路复用器(MUX)，如图 3 所示。可以测量四个单端信号或两个差分信号。此外，AIN0 和 AIN1 可能与 AIN3 差分测量。多路复用器由 Config 寄存器中的 MUX[2:0] 位配置。测量单端信号时，ADC 的负输入在多路复用器的内部通过开关连接到 GND。

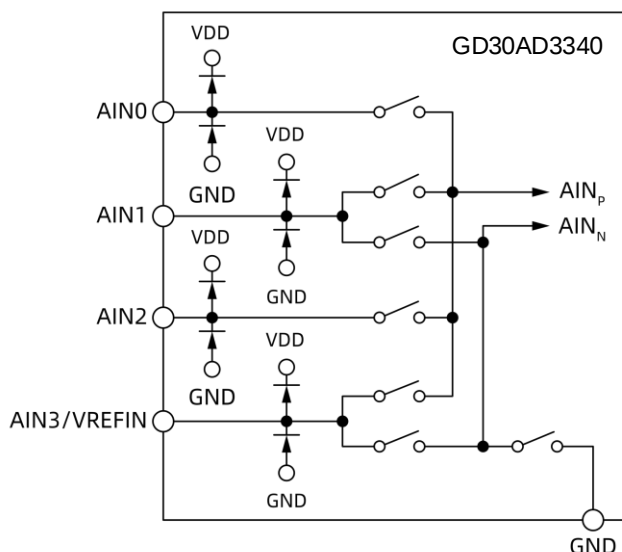


图 3. 输入多路复用器

当测量单端输入时，设备不输出负码。这些负码表示负差模信号，即 $(V(AIN_P) - V(AIN_N)) < 0$ 。连接到 VDD 和 GND 的静电放电(ESD)二极管保护 GD30AD3340 模拟输入。将任何输入形式的绝对电压保持在公式(3)所示的范围内，以防止 ESD 二极管开启。

$$GND - 0.3V < V_{(AINX)} < VDD + 0.3V \quad (3)$$

如果输入引脚上的电压违反这些条件，请使用外部肖特基二极管和串联电阻将输入电流限制在安全值（参见绝对最大额定值表）。

7.3.2 模拟输入

模拟输入有高阻 PGA，阻抗大于 $1G\Omega$ 。无需额外增加驱动运放。

7.3.3 满量程范围(FSR)和 LSB 大小

在 GD30AD3340 的 Δ - Σ ADC 之前实现了一个可编程增益放大器(PGA)。满量程范围由 Config 寄存器中 PGA[2:0] 位配置，可设置为 $\pm 6.144V$ 、 $\pm 4.096V$ 、 $\pm 2.048V$ 、 $\pm 1.024V$ 、 $\pm 0.512V$ 、 $\pm 0.256V$ 、 $\pm 0.064V$ 。表 3 显示 FSR 和相应的 LSB 大小。公式(4)显示了如何从选定的满量程范围计算 LSB 大小。

$$LSB = FSR / 2^{16} \quad (4)$$

表 3. 满量程范围和相应的 LSB 大小

满量程范围	最低有效位的大小
$\pm 6.144 V^1$	187.5 μV
$\pm 4.096 V^1$	125 μV
$\pm 2.048 V$	62.5 μV
$\pm 1.024 V$	31.25 μV
$\pm 0.512 V$	15.625 μV
$\pm 0.256 V$	7.8125 μV
$\pm 0.064 V$	1.9531 μV

1. 此参数表示 ADC 缩放的满量程范围。不要对器件的模拟输入施加超过 $VDD+0.3V$ 的电压。

模拟输入电压不得超过绝对最大额定值中给出的模拟输入电压限制。如果使用大于 4V 的 VDD 电源电压, 则 $\pm 6.144V$ 满量程范围允许输入电压扩展到电源。尽管在这种情况下 (或当电源电压低于满量程范围; 例如, $VDD = 3.3V$ 和满量程范围 $= \pm 4.096V$) 时, 无法获得满量程 ADC 输出值。例如, 当 $VDD = 3.3V$ 且 $FSR = \pm 4.096V$ 时, 只能测量高达 $VIN = \pm 3.3V$ 的信号, 在这种情况下, 这会导致测量动态范围丢失一部分。

7.3.4 参考电压

GD30AD3340 集成电压基准。与初始电压基准精度和温度基准漂移相关的误差包含在电气特性表中的增益误差和增益漂移规范中。

支持 AIN3 作为外部参考源。

7.3.5 振荡器

GD30AD3340 具有一个运行频率为 512kHz 的集成振荡器。不需要外部时钟来操作这些设备。内部振荡器随温度和时间漂移。输出数据速率与振荡器频率成比例。

7.3.6 输出数据速率和转换时间

GD30AD3340 提供可编程输出数据速率。使用 Config 寄存器中的 DR[2:0] 位选择 6.25SPS、12.5SPS、25SPS、50SPS、100SPS、250SPS、500SPS、1000SPS 的输出数据速率。

GD30AD3340 中的转换在一个周期内稳定; 因此, 转换时间等于 $1 / DR$ 。

7.3.7 数字比较器

GD30AD3340 具有可编程数字比较器, 可以在 ALERT/RDY 引脚上发出警报。Config 寄存器中的 COMP_MODE 位将比较器配置为传统比较器或窗口比较器。在传统比较器模式下, 当转换数据超过高阈值寄存器(Hi_thresh)中设置的限制值时, ALERT/RDY 引脚置位 (默认为低电平有效)。只有当转换数据低于低阈值寄存器(Lo_thresh)中设置的限值时, 比较器才会置高。在窗口比较器模式下, 当转换数据超过 Hi_thresh 寄存器或低于 Lo_thresh 寄存器值时, ALERT/RDY 引脚置位。

在窗口或传统比较器模式下, 比较器可以配置为在由 Config 寄存器中的 COMP_LAT 位断言后进行锁存。即使输入信号未超出阈值寄存器的范围, 此设置也会使断言保持不变。这个锁存的断言只能通过发出 SMBus 警报响应或读取转换寄存器来清除。ALERT/RDY 引脚可通过 Config 寄存器中的 COMP_POL 位配置为高电平有效或低电平有效。图 4 显示了两种比较器模式的操作图。

比较器也可以在阈值寄存器 (Hi_thresh 和 Lo_thresh) 中配置为仅在连续读数超过设定的阈值后才激活 ALERT/RDY 引脚。Config 寄存器中的 COMP_QUEUE[1:0] 位将比较器配置为在激活 ALERT/RDY 引脚之前等待超过阈值的一个、两个或四个读数。COMP_QUEUE[1:0] 位也可以禁用比较器功能, 并将 ALERT/RDY 引脚置于高电平状态。

7.3.8 转换完成引脚

ALERT/RDY 引脚也可以配置为转换就绪引脚。将 Hi_thresh 寄存器的最高有效位设置为 1, 将 Lo_thresh 寄存器的最高有效位设置为 0, 以使该引脚成为转换就绪引脚。COMP_POL 位继续按预期工作。将 COMP_QUEUE[1:0] 位设置为 11 以外的任何 2 位值以保持 ALERT/RDY 引脚启用, 并允许转换就绪信号出现在 ALERT/RDY 引脚输出。COMP_MODE 和 COMP_LAT 位不再控制任何功能。当配置为转换就绪引脚时, ALERT/RDY 仍然需要一个上拉电阻。在连续转换模式下, 每次转换结束 GD30AD3340 在 ALERT/RDY 引脚上提供大约 8 μ s 的转换就绪脉冲, 如图 5 所示。在单次模式下, 如果 COMP_POL 位设置为 0, 则 ALERT/RDY 引脚在转换结束时置为低电平。

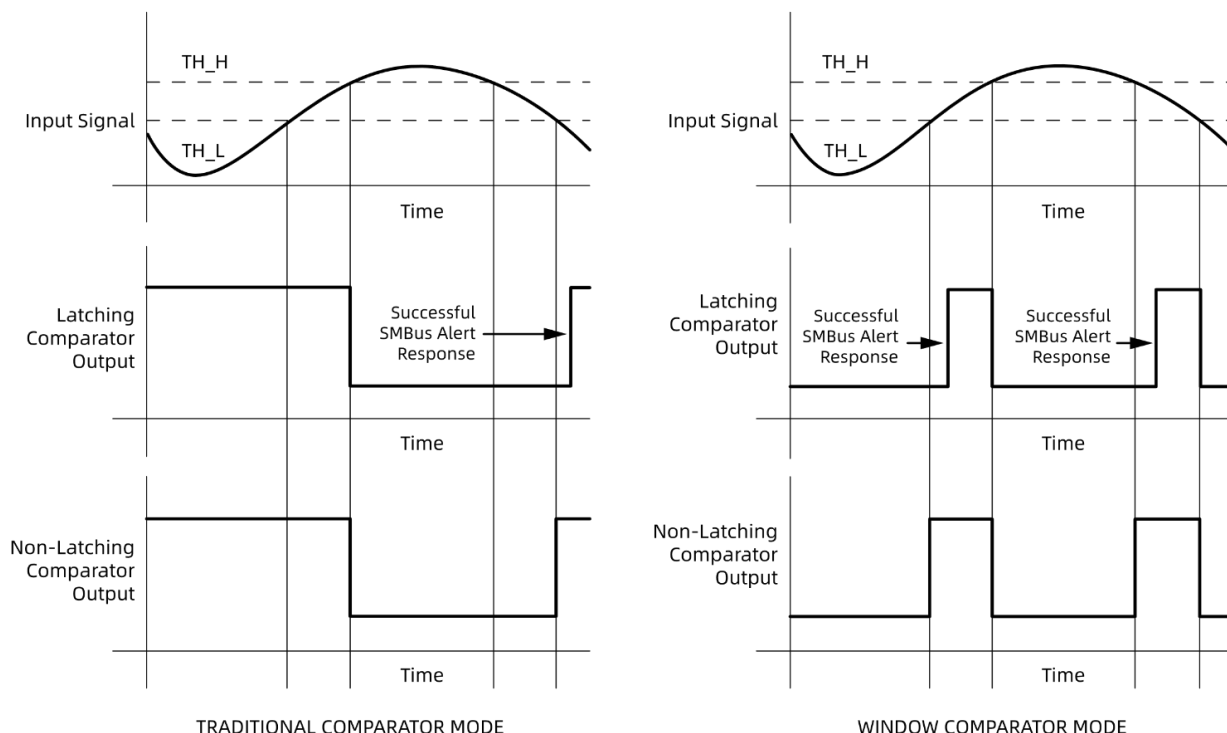


图 4. ALERT 引脚时序图

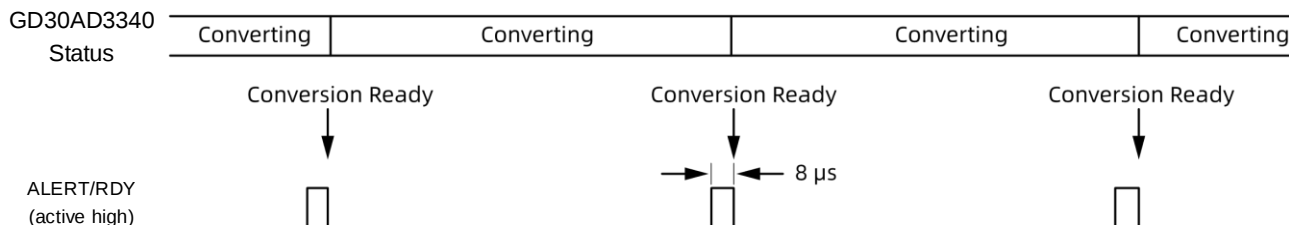


图 5. 连续转换模式下的转换就绪脉冲

7.3.9 SMBus 警报响应

在锁存比较器模式($COMP_LAT=1$)中,当比较器检测到转换超过上限或下限阈值时,ALERT/RDY 引脚置位。该断言被锁存,只能通过读取转换数据或通过发出成功的 SMBus 警报响应并读取断言设备 I2C 地址来清除。如果转换数据在被清除后超过上限或下限阈值,则该引脚重新置位。此断言不影响已在进行的转换。ALERT/RDY 引脚是开漏输出。这种架构允许多个设备共享相同的接口总线。禁用时,该引脚保持高电平状态,因此该引脚不会干扰同一总线上的其他设备。

当主机检测到 ALERT/RDY 引脚已锁存时,主机向 I2C 总线发出 SMBus 警报命令(00011001)。I2C 总线上的任何 GD30AD3340 数据转换器都使用 ALERT/RDY 引脚来响应带有从地址的命令。如果 I2C 总线上的多个 GD30AD3340 断言锁存的 ALERT/RDY 引脚,则 SMBus 警报的地址响应部分期间的仲裁将确定哪个设备清除断言。具有最低 I2C 地址的设备总是赢得仲裁。如果设备仲裁失败,则设备不会清除比较器输出引脚断言。然后主设备重复 SMBus 警报响应,直到所有设备各自的断言都被清除。在窗口比较器模式下,如果信号超过高阈值, SMBus 警报状态位指示 1,如果信号超过低阈值,则指示 0。

7.4 功能模式

7.4.1 复位和上电

GD30AD3340 在上电时复位，并将 Config 寄存器中的所有位设置为各自的默认设置。GD30AD3340 在完成复位过程后进入断电状态。设备接口和数字模块处于活动状态，但不执行数据转换。GD30AD3340 的初始断电状态可缓解电源要求严格的系统在上电期间遇到浪涌。GD30AD3340 响应 I2C 通用呼叫复位命令。当 GD30AD3340 接收到广播复位命令(06h)时，会执行内部复位，与设备上电时复位一样。

7.4.2 操作模式

GD30AD3340 以两种模式之一运行：连续转换模式或单次模式。可通过 Config 寄存器中的 MODE 位选择相应的操作模式。

7.4.2.1 单次模式

当 Config 寄存器中的 MODE 位设置为 1 时，GD30AD3340 进入掉电状态，并以单次模式工作。此断电状态是 GD30AD3340 首次上电时的默认状态。尽管断电，设备仍会响应命令。GD30AD3340 将保持此断电状态，直到将 1 写入 Config 寄存器中的操作状态(OS)位。当 OS 位被置位时，器件在大约 25 μ s 内上电，复位 OS 位为 0，并开始单次转换。当数据转换完成后，设备会再次断电。在进行转换时向 OS 位写入 1 无效。要切换到连续转换模式，请将 0 写入 Config 寄存器中的 MODE 位。

7.4.2.2 连续转换模式

在连续转换模式(MODE 位设置为 0)下，GD30AD3340 连续执行转换。转换完成后，GD30AD3340 将结果放入转换寄存器并立即开始另一次转换。

在编写新的配置设置时，当前正在进行的转换使用之前的配置设置完成。此后，使用新配置设置的连续转换开始。要切换到单次转换模式，请将 1 写入配置寄存器中的 MODE 位或复位器件。

7.4.3 低功耗的占空比

当降低输出数据速率时， Δ - Σ ADC 的噪声性能通常会提高，因为内部调制器的更多样本被平均以产生一个转换结果。在功耗至关重要的应用中，可能不需要在低数据速率下提高噪声性能。对于这些应用，GD30AD3340 支持占空比，通过以有效较低的数据速率定期请求高数据速率读数，从而显著节省功耗。例如，主控制器设置 GD30AD3340 数据速率为 1000SPS 下的功耗是数据速率为 8SPS 下的功耗的 1/125，因为在 1000SPS 速率下转换仅需大约 1ms，在 8SPS 速率下转换需大约 125ms，这样 8SPS 就会比 1000SPS 多工作 124ms。主控制器可以任意定义采样占空比。GD30AD3340 提供较低数据速率，并且在需要时还提供改进的噪声性能。

7.5 编程

7.5.1 I2C 接口

GD30AD3340 通过 I2C 接口进行通信。I2C 是一种两线开漏接口，支持单个总线上的多个设备和主机。I2C 总线上的设备仅通过将总线连接到地来驱动总线线路为低电平；这些设备永远不会将总线线路推高。相反，总线被上拉电阻拉高，因此当没有设备将总线驱动为低电平时，总线总是高电平。由于此配置，两个设备不会发生冲突。如果两个设备同时驱动总线，则不存在驱动程序争用。I2C 总线上的通信总是在两个设备之间进行，一个作为主设备，另一个作为从设备。master 和 slave 都可以读写，但是 slave 只能在 master 的指挥下才能做到。一些 I2C 设备可以充

当主机或从机，但 GD30AD3340 只能充当从机。I2C 总线由两条线组成：SDA 和 SCL。SDA 承载数据；SCL 提供时钟。所有数据以 8 位为一组通过 I2C 总线传输。要在 I2C 总线上发送一个位，在 SCL 为低电平时将 SDA 线驱动到适当的电平（SDA 上的低电平表示该位为零；高电平表示该位为一）。SDA 线稳定后，SCL 线先拉高，然后拉低。SCL 上的这个脉冲将 SDA 位时钟输入接收移位寄存器。如果 I2C 总线保持空闲超过 25ms，则总线超时。I2C 总线是双向的；也就是说，SDA 线既用于发送数据，也用于接收数据。主机从从机读取时，从机驱动数据线；当主机发送到从机时，主机驱动数据线。主机总是驱动时钟线。GD30AD3340 不能作为主机，因此永远不能驱动 SCL。

大多数时候总线是空闲的。没有通信发生，两条线都高；进行通信时，总线处于活动状态。只有主设备可以开始通信并在总线上启动 START 条件。通常，数据线只允许在时钟线为低电平时改变状态。如果数据线在时钟线为高电平时改变状态，则它要么是 START 条件，要么是 STOP 条件。START 条件发生在时钟线为高电平时，数据线从高电平变为低电平。当时钟线为高电平时发生 STOP 条件，并且数据线从低电平变为高电平。

在主设备发出 START 条件后，主设备发送一个字节，指示与哪个从设备通信。这个字节称为地址字节。I2C 总线上的每个设备都有一个唯一的 7 位地址来响应。主设备在地址字节中发送一个地址，以及一个指示主设备是否希望读取或写入从设备的位。在 I2C 总线上传输的每个字节（地址和数据）都通过一个确认位进行确认。当主机完成向从机发送一个字节（8 个数据位）时，主机停止驱动 SDA 并等待从机确认该字节。从机通过拉低 SDA 来确认字节。然后主机发送一个时钟脉冲来为确认位提供时钟。类似地，当主机完成读取一个字节时，主机将 SDA 拉低以向从机确认此完成。然后主机发送一个时钟脉冲来为该位计时。主机总是驱动时钟线。

如果总线上不存在设备，并且主机尝试对其进行寻址，则它会收到未确认，因为该地址处不存在将线路拉低的设备。通过在确认周期内将 SDA 保持为高电平来执行不确认。

当主设备完成与从设备的通信后，它可能会发出一个停止条件。当发出 STOP 条件时，总线再次变为空闲状态。主机也可以发出另一个 START 条件。当总线处于活动状态时发出 START 条件，称为重复启动条件。

时序要求部分（图 1. I2C 接口时序）显示了 GD30AD3340 的 I2C 通信的时序图。

7.5.1.1 I2C 地址选择

GD30AD3340 有一个地址引脚 ADDR，用于配置器件的 I2C 地址。该引脚可以连接到 GND、VDD、SDA 或 SCL，允许用一个引脚选择四个不同的地址，如表 4 所示。地址引脚 ADDR 的状态被连续采样。首先使用 GND、VDD 和 SCL 地址。如果 SDA 用作器件地址，则在 SCL 线变为低电平后将 SDA 线保持在低电平至少 100ns，以确保器件在 I2C 通信期间正确解码地址。

表 4. ADDR 引脚连接和相应的从机地址

地址引脚连接	从地址
GND	1001000
VDD	1001001
SDA	1001010
SCL	1001011

7.5.1.2 I2C 广播呼叫

如果第 8 位为 0，GD30AD3340 响应 I2C 广播呼叫地址(0000000)。器件确认广播呼叫地址并响应第二个字节中的命令。如果第二个字节为 00000110(06h)，则 GD30AD3340 复位内部寄存器并进入断电状态。

7.5.1.3 I2C 速度模式

I2C 总线以三种速度之一运行。标准模式允许高达 100kHz 的时钟频率；快速模式允许高达 400kHz 的时钟频率；高速模式（也称为 Hs 模式）允许高达 3.4MHz 的时钟频率。GD30AD3340 与所有三种模式完全兼容。

在标准或快速模式下使用 GD30AD3340 无需特殊操作，但必须激活高速模式。要激活高速模式，请在 START 条件之后发送一个特殊的地址字节 00001xxx，其中 xxx 是具有 Hs 能力的主设备独有的位。该字节称为 Hs 主码，与普通地址字节不同；第 8 位不表示读写状态。GD30AD3340 不确认该字节；I2C 规范禁止确认 Hs 主代码。接收到主代码后，GD30AD3340 会打开 Hs 模式滤波器，并以高达 3.4MHz 的频率进行通信。GD30AD3340 在下一个 STOP 条件下退出 Hs 模式。有关高速模式的更多信息，请参阅 I2C 规范。

7.5.2 从模式操作

GD30AD3340 充当从接收器或从发送器。GD30AD3340 不能将 SCL 线作为从设备驱动。

7.5.2.1 接收模式

在从机接收模式下，从主机发送到从机的第一个字节由 7 位器件地址和低 $R/\overline{W}$ 位组成。主机发送的下一个字节是地址指针寄存器。然后 GD30AD3340 确认收到地址指针寄存器字节。接下来的两个字节被写入由寄存器地址指针位 P[1:0]给出的地址。GD30AD3340 确认发送的每个字节。寄存器字节首先发送最高有效字节，然后是最低有效字节。

7.5.2.2 发送模式

在从机发送模式下，主机发送的第一个字节是 7 位从机地址，后跟高 $R/\overline{W}$ 位。该字节使从机进入发送模式并指示正在读取 GD30AD3340。从机发送的下一个字节是寄存器的最高有效字节，由寄存器地址指针位 P[1:0]指示。该字节之后是来自主机的确认。然后从机发送剩余的最低有效字节，最后是来自主机的确认。主机可以在任何字节后通过不确认或发出 START 或 STOP 条件来终止传输。

7.5.3 写入和读取寄存器

要从 GD30AD3340 访问特定寄存器，主机必须首先将适当的值写入地址指针寄存器中的寄存器地址指针位 P[1:0]。地址指针寄存器在从机地址字节、低 $R/\overline{W}$ 位和成功的从机确认之后直接写入。写入地址指针寄存器后，从机确认，主机发出 STOP 或重复 START 条件。

从 GD30AD3340 读取时，写入位 P[1:0]的先前值决定了读取的寄存器。要更改读取哪个寄存器，必须将新值写入 P[1:0]。要将新值写入 P[1:0]，主机发出一个 $R/\overline{W}$ 位为低的从机地址字节，然后是地址指针寄存器字节。无需传输额外数据，主机可以发出 STOP 条件。主机现在可以发出 START 条件并发送 $R/\overline{W}$ 位为高的从机地址字节以开始读取。图 5 详细说明了这个序列。如果需要从同一寄存器重复读取，则无需连续发送地址指针寄存器，因为 GD30AD3340 会存储 P[1:0]的值，直到它被写操作修改。但是，对于每个写操作，地址指针寄存器都必须写入适当的值。

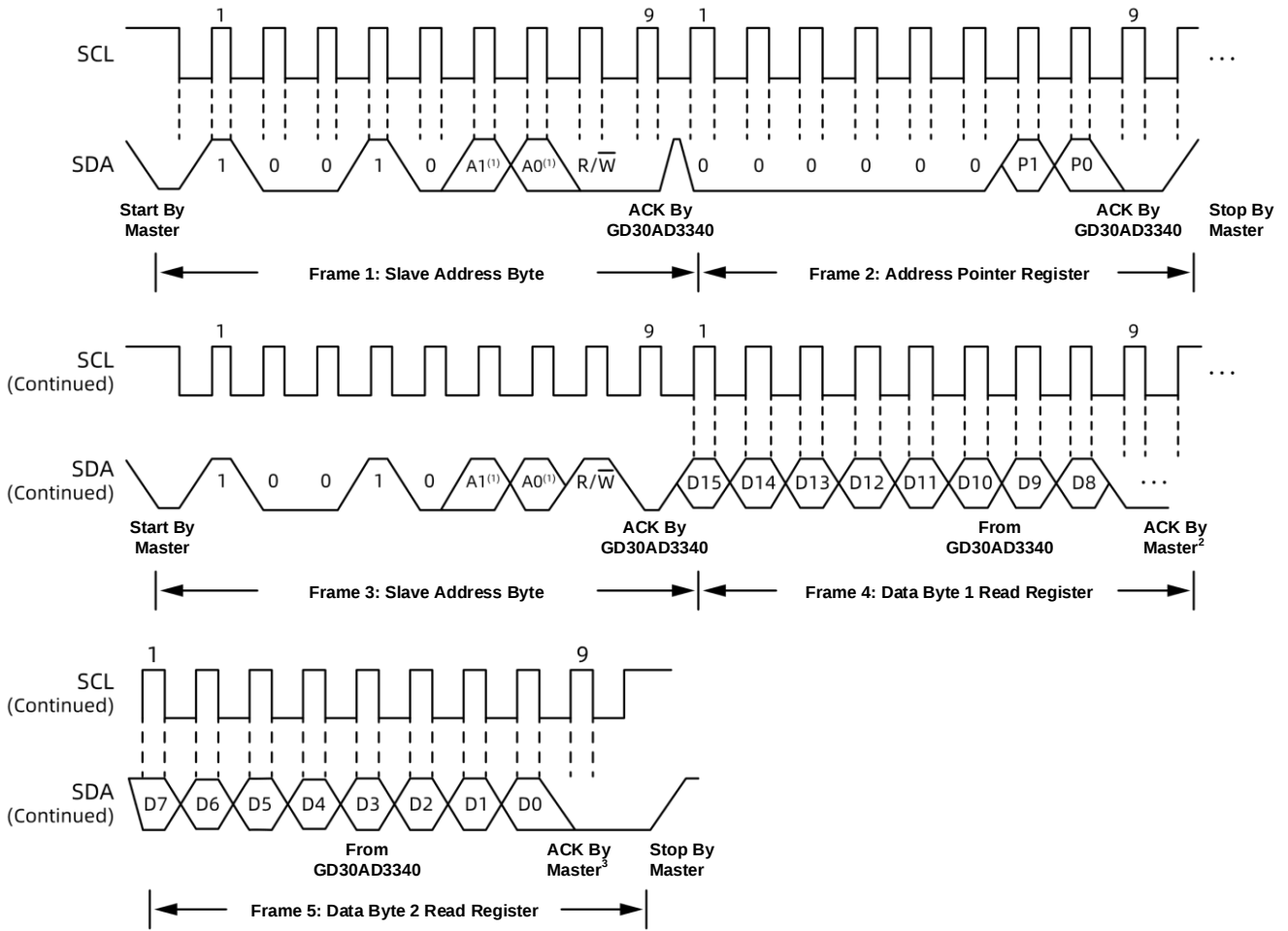


图 6. 从 GD30AD3340 读取的时序图

1. A0 和 A1 的值由 ADDR 引脚决定。
2. 主机可以让 SDA 保持高电平以终止单字节读操作。
3. 主机可以让 SDA 保持高电平以终止一个两字节的读操作。

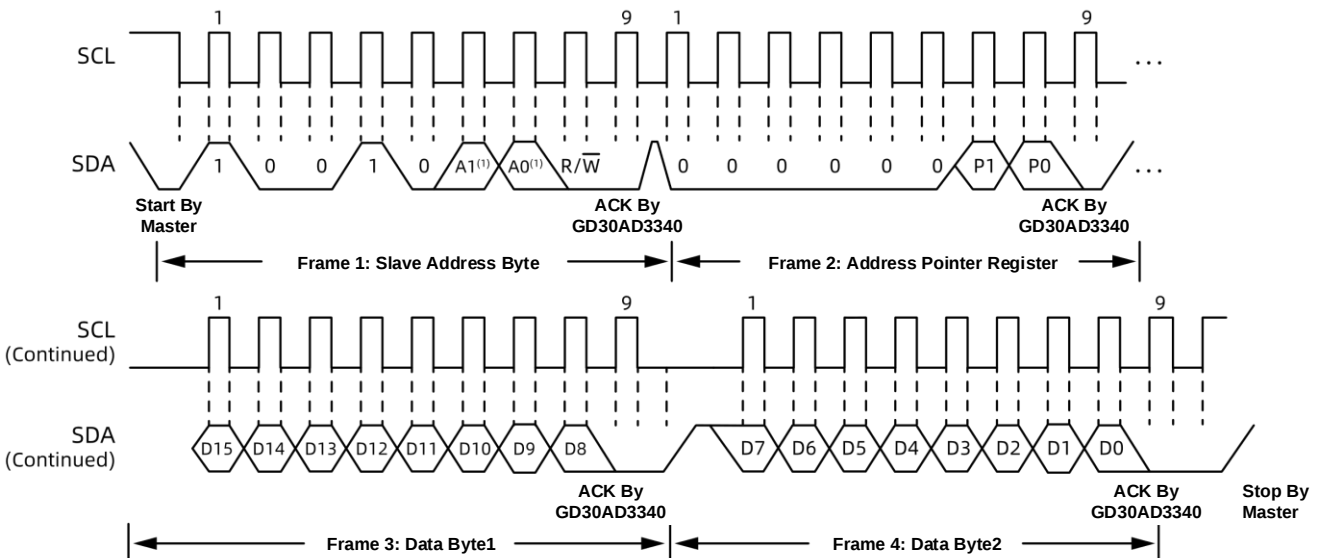


图 7. 写入 GD30AD3340 的时序图

1. A0 和 A1 的值由 ADDR 引脚决定。

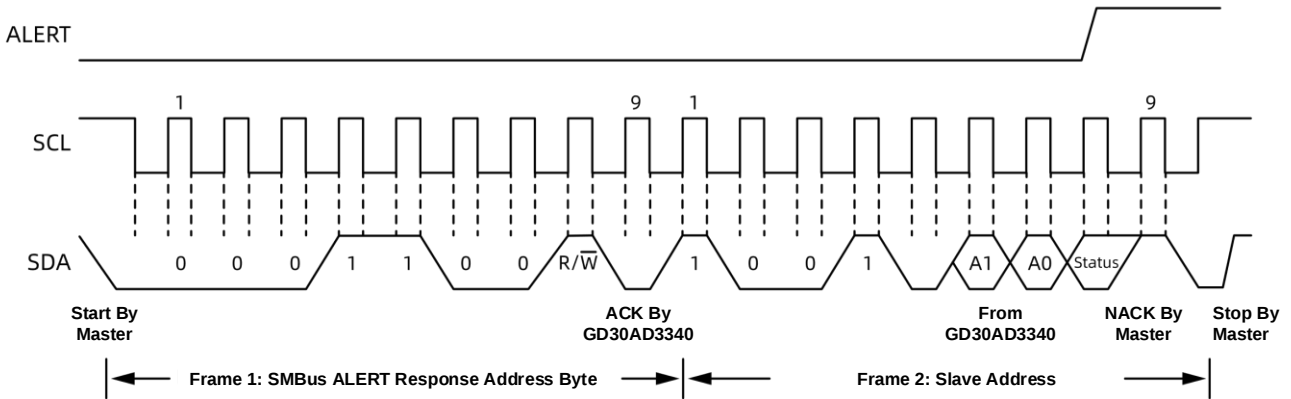


图 8. SMBus 报警相应反馈时序图

1. A0 和 A1 的值由 ADDR 引脚决定。

7.5.4 数据格式

GD30AD3340 以二进制补码格式提供 16 位数据。正满量程(+FS)输入产生 7FFFh 的输出代码，负满量程(-FS)输入产生 8000h 的输出代码。对于超过满量程的信号，最多显示到满量程对应的数据。表 5 总结了不同输入信号的理想输出代码。图 9 显示了代码转换与输入电压的关系。

表 5. 输入信号与理想输出代码

输入信号($V_{INAINPAINN}$)	理想输出代码 ¹
$\geq +FS (2^{15} - 1)/2^{15}$	7FFFh
$+FS/2^{15}$	0001h
0	0000h
$-FS/2^{15}$	FFFFh
$\leq -FS$	8000h

1. 不包括噪声、INL、偏移和增益误差的影响。

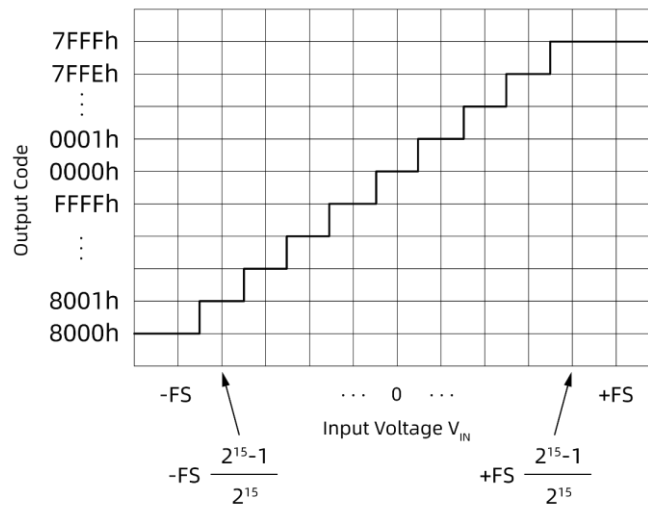


图 9. 代码转换图

7.6 寄存器映射

GD30AD3340 有四个寄存器，可通过 I2C 接口使用地址指针寄存器进行访问。转换寄存器包含上次转换的结果。Config 寄存器用于更改 GD30AD3340 的工作模式和查询器件的状态。另外两个寄存器 Lo_thresh 和 Hi_thresh 设置用于比较器功能的阈值。

7.6.1 地址指针寄存器（地址=NA）[复位=NA]

通过写入地址指针寄存器来访问所有四个寄存器；参见表 6。

表 6. 地址指针寄存器

7	6	5	4	3	2	1	0
0	0	0	0	0	0	P[1:0]	
W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	W-0h	

1. 例：RW=读写；R=只读；W=只写；-n=重置后的值。

表 7. 地址指针寄存器字段说明

位	字段	类型	重置值	描述
7:2	Reserved	W	0h	总是写 0h
1:0	P[1:0]	W	0h	寄存器地址指针 00: 转换寄存器 01: 配置寄存器 10: Lo_thresh 寄存器 11: Hi_thresh 寄存器

7.6.2 转换寄存器（Conversion Register）（P[1:0]=0h）[复位=0000h]

16 位转换寄存器包含二进制补码格式的最后一次转换结果。上电后，转换寄存器被清除为 0，并保持为 0，直到第一次转换完成。

表 8. 转换寄存器

15	14	13	12	11	10	9	8
D15	D14	D13	D12	D11	D10	D9	D8
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
D7	D6	D5	D4	D3	D2	D1	D0
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

例：RW=读写；R=只读；-n=重置后的值

表 9. 转换寄存器字段说明

位	字段	类型	重置值	描述
15:0	D[15:0]	R	0000h	16位转换结果

7.6.3 配置寄存器 (Config Register) (P[1:0]=1h)[复位=8583h]

16 位配置寄存器用于控制工作模式、输入选择、数据速率、满量程范围和比较器模式。

表 10. 配置寄存器

15	14	13	12	11	10	9	8
OS	MUX[2:0]			PGA[2:0]			MODE
R/W-1h	R/W-0h			R/W-2h			R/W-1h
7	6	5	4	3	2	1	0
DR[2:0]			COMP_MODE	COMP_POL	COMP_LAT	COMP_QUE[1:0]	
R/W-4h			R/W-0h	R/W-0h	R/W-0h	R/W-3h	

1. 例：RW=读写；R=只读；-n=重置后的值

表 11. 地址指针寄存器字段说明

位	字段	类型	重置值	描述
15	OS	R/W	1h	运行状态或者单次转换启动 该位确定设备的操作状态。OS 只能在掉电状态下写入，并且在转换正在进行时无效。 写入时： 0 = 无效 1 = 启动单次转换（在掉电状态下） 读取时： 0 = 设备当前正在执行转换 1 = 设备当前未执行转换
14:12	MUX[2:0]	R/W	0h	输入多路复用器配置这些位配置输入多路复用器。 000 = AINP 为 AIN0 且 AINN 为 AIN1（默认） 001 = AINP 为 AIN0 且 AINN 为 AIN3 010 = AINP 为 AIN1 且 AINN 为 AIN3 011 = AINP 为 AIN2 且 AINN 为 AIN3 100 = AINP 为 AIN0 且 AINN 为 GND 101 = AINP 为 AIN1 且 AINN 为 GND 110 = AINP 为 AIN2 且 AINN 为 GND 111 = AINP 为 AIN3 且 AINN 为 GND
11:9	PGA[2:0]	R/W	2h	可编程增益放大器配置 这些位设置可编程增益放大器的 FSR。 000 = FSR = $\pm 6.144V_1$ 001 = FSR = $\pm 4.096V_1$ 010 = FSR = $\pm 2.048V$ （默认） 011 = FSR = $\pm 1.024V$ 100 = FSR = $\pm 0.512V$ 101 = FSR = $\pm 0.256V$ 110 = FSR = $\pm 0.064V$

位	字段	类型	重置值	描述
8	MODE	R/W	1h	设备操作模式 该位控制 GD30AD3340 的工作模式。 0 = 连续转换模式 1 = 掉电和单次模式（默认）
7:5	DR[2:0]	R/W	4h	数据速率，这些位控制数据速率设置。 000 = 6.25SPS 001 = 12.5SPS 010 = 25SPS 011 = 50SPS 100 = 100SPS (default) 101 = 250SPS 110 = 500SPS 111 = 1000SPS
4	COMP_ MODE	R/W	0h	比较器模式 该位配置比较器工作模式。 0 = 传统比较器（默认） 1 = 窗口比较器
3	COMP_ POL	R/W	0h	比较器极性 该位控制 ALERT/RDY 引脚的极性。 0 = 低电平有效（默认） 1 = 高电平有效
2	COMP_ LAT	R/W	0h	锁存比较器 该位控制 ALERT/RDY 引脚是在断言后锁存还是在转换后在上限和下限阈值的余量内清除。 0 = 非锁存比较器。ALERT/RDY 引脚在置位时不会锁存（默认）。 1 = 锁存比较器。 断言的 ALERT/RDY 引脚保持锁存，直到主机读取转换数据或主机发送适当的 SMBus 警报响应。设备以它的地址响应，它是当前断言 ALERT/RDY 总线的最低地址。
1:0	COMP_ QUE[1:0]	R/W	3h	比较器队列和禁用 这些位执行两个功能。 当设置为 11 时，比较器被禁用并且 ALERT/RDY 引脚设置为高阻抗状态。 当设置为任何其他值时，ALERT/RDY 引脚和比较器功能被启用，并且设置值决定了在断言 ALERT/RDY 引脚之前超过上限或下限阈值的连续转换次数。 00 = 1 次转换后置位 01 = 2 次转换后置位 10 = 4 次转换后置位 11 = 禁用比较器并将 ALERT/RDY 引脚设置为高阻抗（默认）

1. 此参数表示 ADC 缩放的满量程范围。不要将超过 VDD+0.3V 的电压施加到。

7.6.4 Lo_thresh(P[1:0]=2h)[reset=8000h]和 Hi_thresh(P[1:0]=3h)[reset=7FFFh]寄存器

比较器使用的上限和下限阈值以二进制补码格式存储在两个 16 位寄存器中。比较器实现为数字比较器；因此，无论何时更改 PGA 设置，都必须更新这些寄存器中的值。

ALERT/RDY 引脚的转换就绪功能通过将 Hi_thresh 寄存器 MSB 设置为 1 并将 Lo_thresh 寄存器 MSB 设置为 0 来启用。要使用 ALERT/RDY 引脚的比较器功能，Hi_thresh 寄存器值必须始终大于 Lo_thresh 寄存器值。阈值寄存器格式如表 12 所示。当设置为 RDY 模式时，ALERT/RDY 引脚在单次模式下输出 OS 位，并在连续转换模式下提供连续转换就绪脉冲。

表 12. Lo_thresh 寄存器

15	14	13	12	11	10	9	8
Lo_thresh15	Lo_thresh14	Lo_thresh13	Lo_thresh12	Lo_thresh11	Lo_thresh10	Lo_thresh9	Lo_thresh8
R/W-1h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h
7	6	5	4	3	2	1	0
Lo_thresh7	Lo_thresh6	Lo_thresh5	Lo_thresh4	Lo_thresh3	Lo_thresh2	Lo_thresh1	Lo_thresh0
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h

1. 例：RW=读写；R=只读；-n=重置后的值

表 13. Hi_thresh 寄存器

15	14	13	12	11	10	9	8
Hi_thresh15	Hi_thresh14	Hi_thresh13	Hi_thresh12	Hi_thresh11	Hi_thresh10	Hi_thresh9	Hi_thresh8
R/W-0h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h
7	6	5	4	3	2	1	0
Hi_thresh7	Hi_thresh6	Hi_thresh5	Hi_thresh4	Hi_thresh3	Hi_thresh2	Hi_thresh1	Hi_thresh0
R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h	R/W-1h

1. 例：RW=读写；R=只读；-n=重置后的值

表 14. Lo_thresh 和 Hi_thresh 寄存器字段说明

位	字段	类型	重置值	描述
15:0	Lo_thresh[15:0]	R/W	8000h	低阈值
15:0	Hi_thresh[15:0]	R/W	7FFFh	高阈值

8 应用与实现

以下部分提供了在各种情况下使用 GD30AD3340 的示例电路和建议。

8.1 I2C 基本连接

连接如图 10 所示：

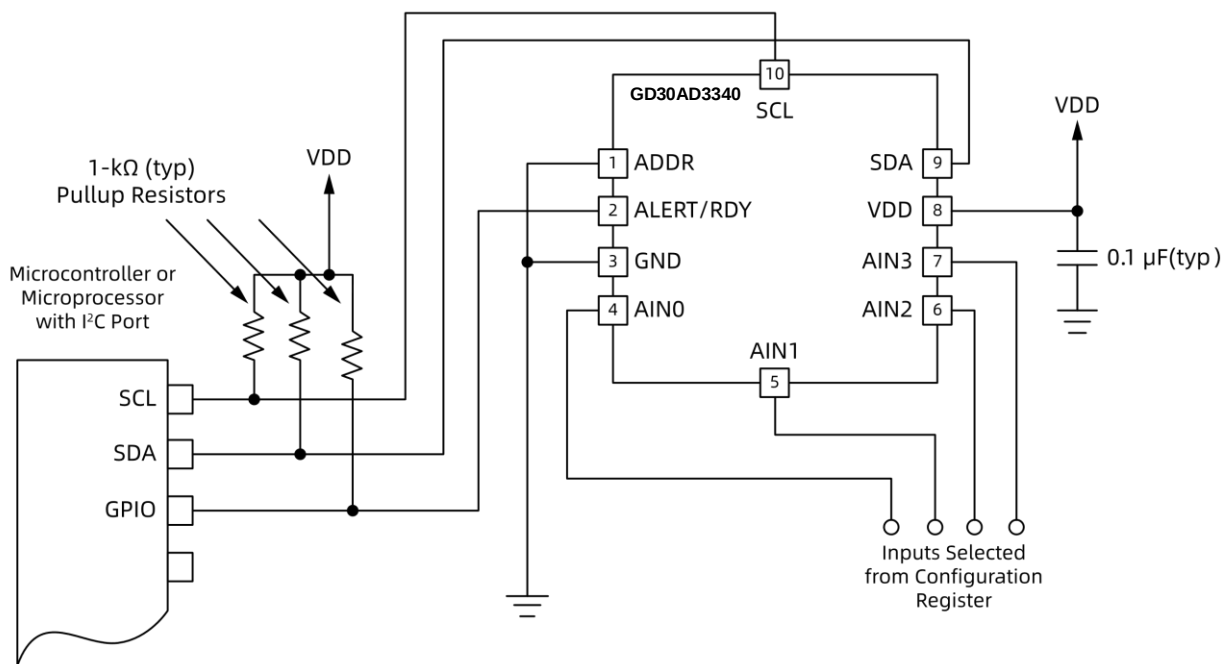


图 10. GD30AD3340 的典型连接

GD30AD3340 的全差分电压输入非常适合连接到具有适度低源阻抗的差分源，例如热电偶和热敏电阻。尽管 GD30AD3340 可以读取双极性差分信号，但这些器件不能接受任一输入上的负电压。

GD30AD3340 在转换期间吸收瞬态电流。一个 0.1μF 的电源旁路电容器可提供电源所需的瞬时突发额外电流。

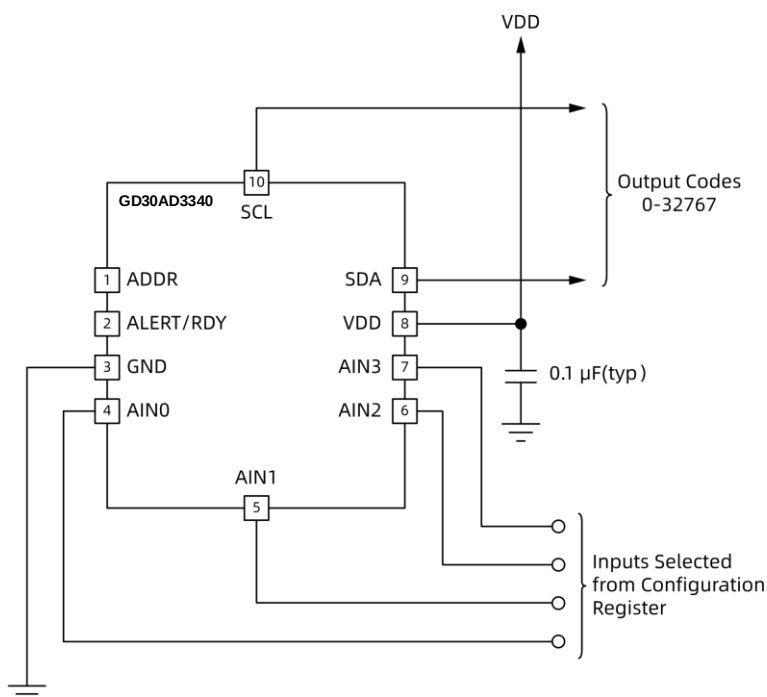
GD30AD3340 直接连接到标准模式、微控制器 I2C 外设、快速模式和高速模式 I2C 控制器。

包括仅主机和单主机 I2C 外设，与 GD30AD3340 一起工作。GD30AD3340 不执行时钟延长（即器件从不将时钟线拉低），因此无需提供此功能，除非其他时钟延长器件位于同一 I2C 总线上。SDA 和 SCL 线上都需要上拉电阻，因为 I2C 总线驱动器是漏极开路的。这些电阻的大小取决于总线运行速度和总线线路的电容。较高值的电阻消耗的功率较少，但会增加总线上的转换时间，从而限制总线速度。较低值的电阻允许更高的速度，但代价是更高的功耗。长总线具有更高的电容，需要更小的上拉电阻来补偿。不要使用太小的电阻，因为总线驱动器可能无法将总线拉低。

8.2 单端输入

GD30AD3340 最多可以测量四个单端信号。GD30AD3340 通过适当配置 Config 寄存器中的 MUX[2:0] 位来测量单端信号。图 11 显示了 GD30AD3340 的单端连接方案。单端信号范围从 0V 到正电源或 +FS，以较低者为准。负电压不能施加到这些器件上，因为 GD30AD3340 只能接受相对于地的正电压。GD30AD3340 在输入范围内不会失去线性度。

GD30AD3340 提供 ±FSR 的差分输入电压范围。单端配置仅使用满量程输入电压范围的二分之一。差分配置使 ADC 的动态范围最大化，并提供比单端配置更好的共模噪声抑制。



注意：为清楚起见，省略了数字引脚连接。

图 11. 测量单端输入

通过适当设置 MUX[2:0]位，GD30AD3340 还允许 AIN3 用作测量的公共点。AIN0、AIN1 和 AIN2 都可以相对于 AIN3 进行测量。在此配置中，GD30AD3340 使用输入运行，其中 AIN3 用作公共点。此能力提高了允许的可用范围， $GND < V(AIN3) < VDD$ 。

8.3 输入保护

GD30AD3340 采用小尺寸、低压工艺制造。模拟输入具有连接到电源轨的保护二极管。然而，这些二极管的电流处理能力是有限的，并且 GD30AD3340 可能会被超过约 300mV 的模拟输入电压永久损坏。防止过压的一种方法是在输入线上放置限流电阻。GD30AD3340 模拟输入可以承受高达 10mA 的连续电流。

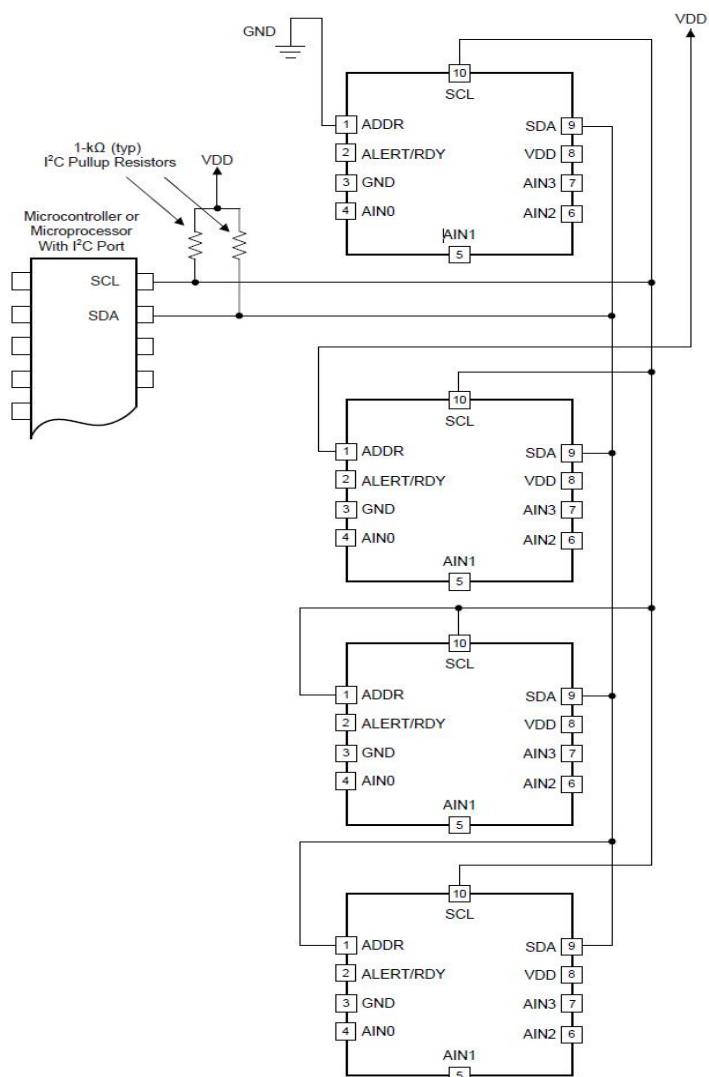
8.4 未使用的输入和输出

悬空未使用的模拟输入，或将未使用的模拟输入连接到中间电源或 VDD。可以将未使用的模拟输入连接到 GND，但可能会产生更高的漏电流。

悬空 NC（未连接）引脚，或将 NC 引脚连接到 GND。如果不使用 ALERT/RDY 输出引脚，请悬空该引脚或使用弱上拉电阻将该引脚连接到 VDD。

8.5 连接多个器件

最多可以将四个 GD30AD3340 器件连接到单个 I2C 总线，每个器件使用不同的地址引脚配置。使用地址引脚将 GD30AD3340 设置为四个不同的 I2C 地址之一。首先使用 GND、VDD 和 SCL 地址。如果 SDA 用作器件地址，则在 SCL 线变为低电平后将 SDA 线保持在低电平至少 100ns，以确保器件在 I2C 通信期间正确解码地址。图 12 显示了在同一 I2C 总线上显示四个 GD30AD3340 器件的示例。每条总线需要一组上拉电阻。可能需要降低上拉电阻值，以补偿由多个器件带来的额外总线电容和增加的线路长度。



注意：为清楚起见，省略了 GD30AD3340 电源和输入连接。ADDR 引脚选择 I2C 地址。

图 12. 连接多个 GD30AD3340 器件

9 电源建议

该器件需要一个单极电源 VDD，为器件的模拟和数字电路供电。

9.1 供电时序

在 VDD 稳定后等待大约 50 μ s，然后再与器件通信，以完成上电复位过程。

9.2 电源去耦

良好的电源去耦对于实现最佳性能很重要。VDD 必须使用至少一个 0.1 μ F 的电容去耦，如图 13 所示。0.1 μ F 的旁路电容在器件转换时提供来自电源所需的瞬时突发额外电流。使用低阻抗连接将旁路电容尽可能靠近器件的电源引脚。使用具有低等效串联电阻(ESR)和电感(ESL)特性的多层陶瓷片式电容器(MLCCs)用于电源去耦。对于非常敏感的系统或处于恶劣噪声环境中的系统，应避免使用过孔将电容器连接到器件引脚，以提高抗噪能力。如果必须使用过孔将电容器连接到器件引脚，建议并行使用多个过孔可降低整体电感。

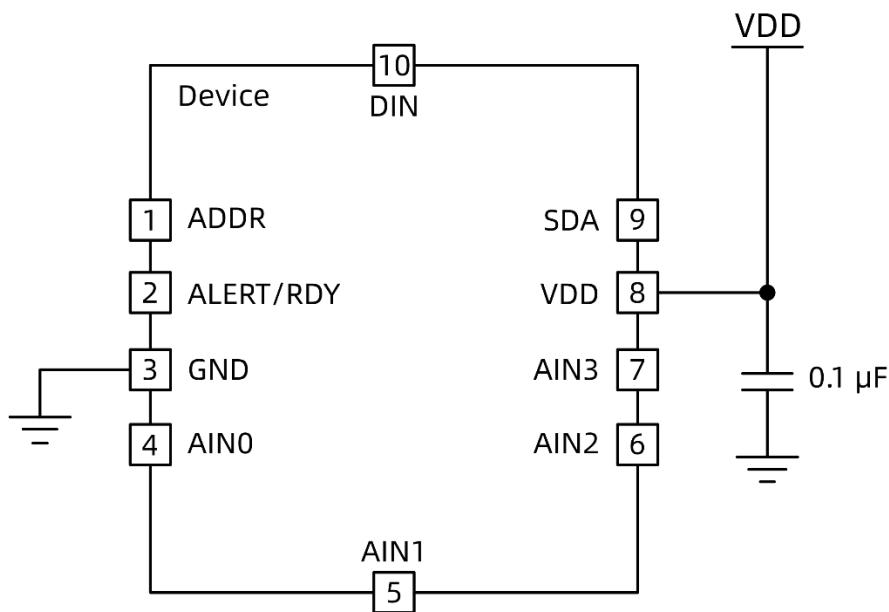


图 13. GD30AD3340 电源去耦

10 布局

10.1 布局指南

在为模拟和数字组件布置印刷电路板(PCB)时采用最佳设计实践。为了获得最佳性能，将模拟组件[如 ADC、放大器、参考、数模转换器(DAC)和模拟 MUX]与数字组件[如微控制器、复杂可编程逻辑器件(CPLD)、现场可编程门阵列(FPGA)、射频(RF)收发器、通用串行总线(USB)收发器和开关稳压器]分离。图 14 显示了一个良好的组件放置示例。虽然图 14 提供了一个很好的组件放置示例，但每个应用的最佳放置取决于所采用的几何形状、组件和 PCB 制造能力。也就是说，没有任何一种布局可以完美地适用于每种设计，并且在使用任何模拟组件进行设计时必须始终谨慎考虑。

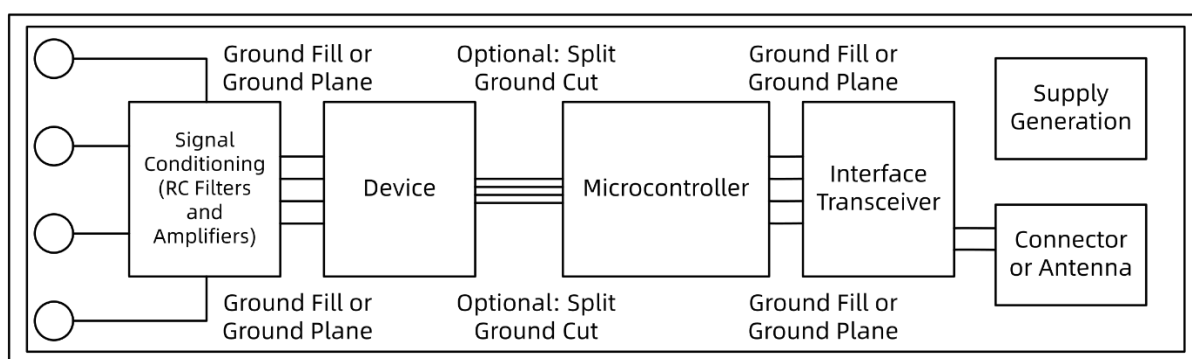


图 14. 系统组件放置

下面概述了 GD30AD3340 布局的一些基本建议，以获得 ADC 的最佳性能。糟糕的电路布局可能会毁掉一个好的设计。

分离模拟和数字信号。首先，将电路板划分为布局允许的模拟和数字部分。将数字线路远离模拟线路。这可以防止数字噪声耦合回模拟信号。

用地填充信号层上的空白区域。

提供良好的接地回路。信号返回电流在阻抗最小的路径上流动。如果接地层被切断或有其他走线阻止电流在信号走线旁边流动，则它必须找到另一条路径返回源并完成电路。如果它被迫进入更大的路径，它会增加信号辐射的机会。敏感信号更容易受到 EMI 干扰。

在电源上使用旁路电容器以降低高频噪声。不要在旁路电容和有源器件之间放置过孔。将旁路电容器放置在靠近有源器件的同一层上会产生最佳效果。

考虑布线的电阻和电感。通常，输入迹线的电阻会与输入偏置电流发生反应并导致附加误差电压。减小源信号和返回电流所包围的环路面积，以减小路径中的电感。降低电感以降低 EMI 拾取，并降低设备看到的高频阻抗。

进入测量源的两个输入必须匹配差分输入。

带差分连接的模拟输入必须在输入端差分放置一个电容器。差分测量的最佳输入组合使用相邻的模拟输入线，例如 AIN0、AIN1 和 AIN2、AIN3。差分电容必须是高质量的。最好的陶瓷贴片电容器是 C0G (NPO)，具有稳定的特性和低噪声的特性。

10.2 布局示例

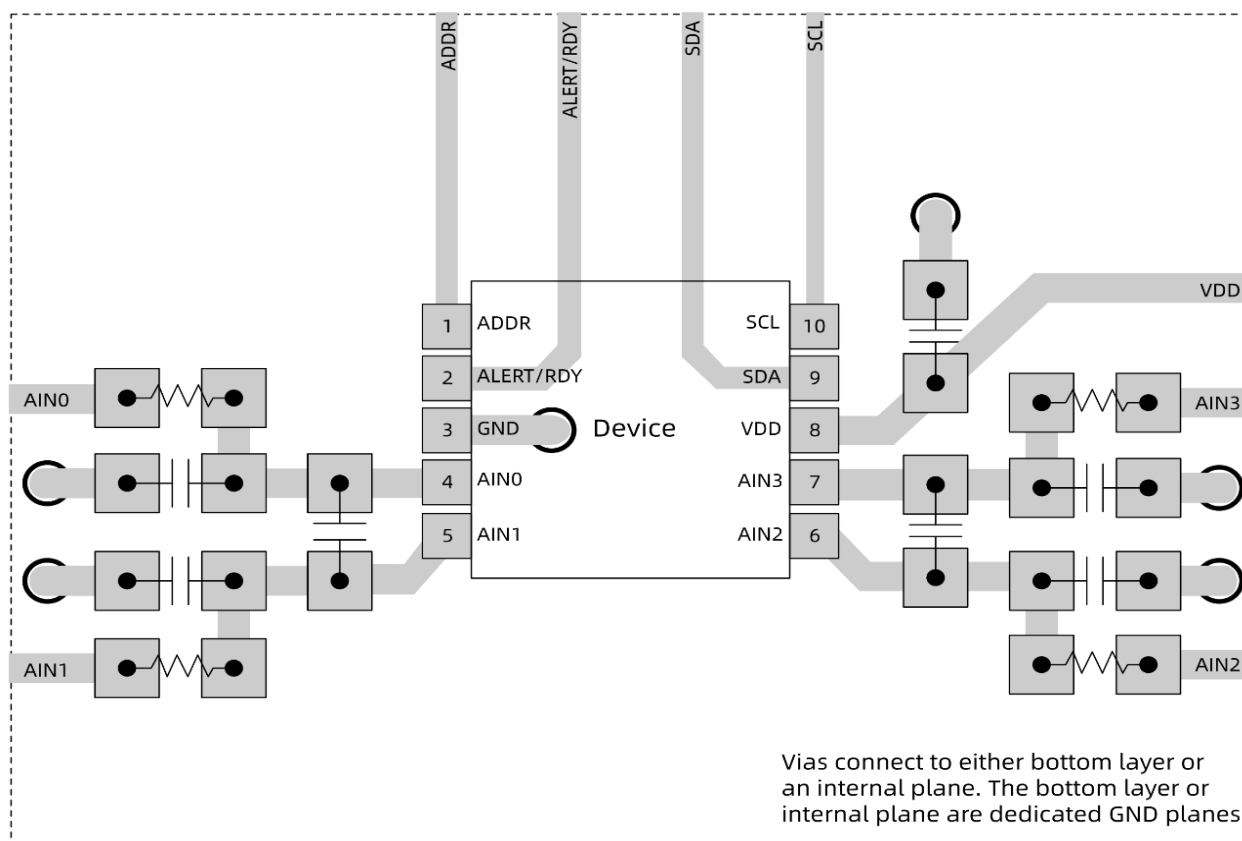
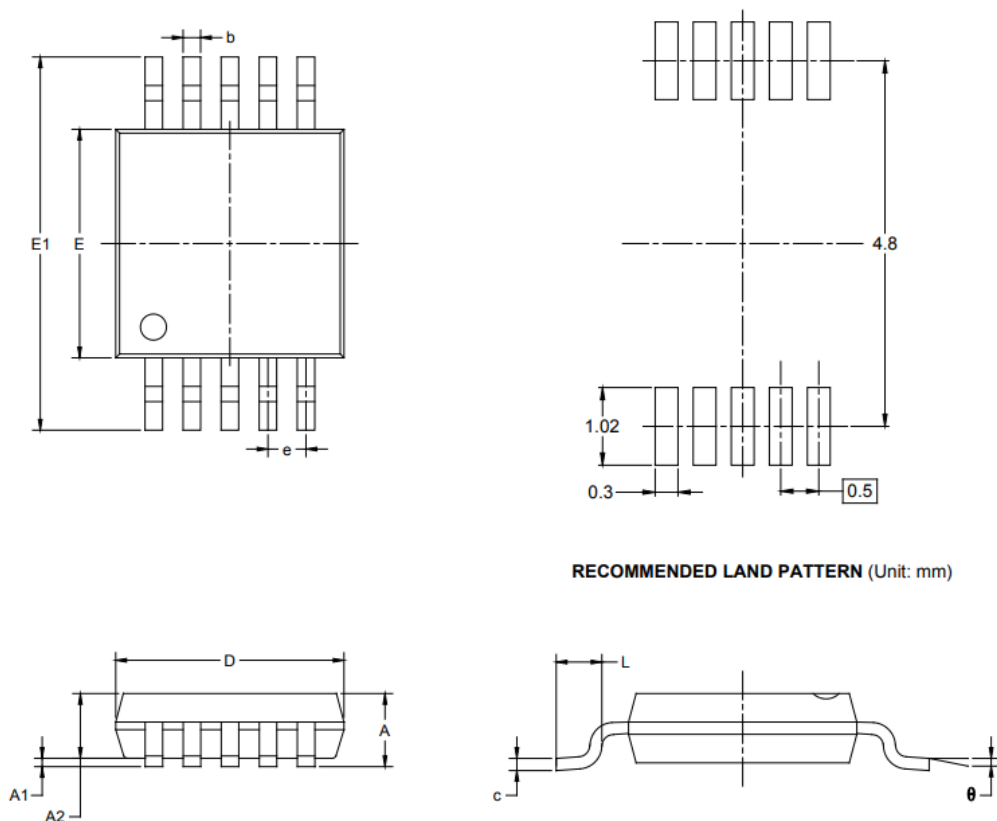


图 15. GD30AD3340 MSOP10 封装

11 封装信息

11.1 封装尺寸

MSOP-10 封装



注:

1. 所有尺寸单位为毫米。
2. 参考表 15. MSOP-10 尺寸 (毫米)。

表 15. MSOP-10 尺寸 (毫米)

符号	最小值	标称值	最大值
A	0.820		1.100
A1	0.020		0.150
A2	0.750		0.950
b	0.180		0.280
c	0.090		0.230
D	2.900		3.100
E	2.900		3.100
E1	4.750		5.050
e	0.500 BSC		
L	0.400		0.800
θ	0°		6°

12 订购指南

订购型号	封装类型	ECO Plan	包装类型	最小起订量	工作温度(°C)
GD30AD3340AMTR-I	MSOP10	Green	Reel	3000	-40°C to +125°C

13 版本历史

版本号	描述	日期
1.0	初版	2023年
1.2	移除DFN封装	2024年

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

The Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product described in this document. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. Unless otherwise expressly specified in the datasheet of the Product, the Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2024 GigaDevice – All rights reserved